

## 問題D

図1は、金属からなるゲート電極と、薄い酸化膜と、p型シリコン基板とを接触させたMOS（金属-酸化膜-半導体）構造のエネルギーバンド図を模式的に示したものである。ここで、ゲート電極とp型シリコン基板の裏面を共に接地した状態では、図1に示す様に、シリコンと酸化膜の界面および酸化膜中の電界がゼロになっているもの（フラットバンド状態）とする。

ここで、素電荷を $q$ 、シリコンの誘電率を $\epsilon_{Si}$ 、酸化膜の誘電率を $\epsilon_{Ox}$ 、酸化膜の膜厚を $T_{Ox}$ 、p型シリコン基板のアクセプタ濃度を $N_{sub}$ とし、シリコン基板中のフェルミレベルは、シリコンのバンドギャップの中央( $E_i$ )より、 $q\phi_B$ だけ下がったところにあるものとする。また、空乏層内ではフリーキャリアの効果や界面準位などの欠陥の影響は無視できるものとする。以下の問に答えよ。

- (1) ゲート電極に正のバイアスを印加すると、シリコンと酸化膜の界面からシリコン基板方向に空乏層が伸び、酸化膜との界面におけるシリコンのエネルギーバンドは下方に曲がる。シリコン基板の、酸化膜との界面から十分離れた位置でのポテンシャルをゼロとした時、シリコンと酸化膜の界面でのポテンシャルを表面ポテンシャルと呼び、下方にバンドが曲がった時を正の値にとる。この表面ポテンシャルが $\phi_B$ の時の、空乏層の厚さを求めよ。
- (2) 問(1)における酸化膜中の電界を求めよ。
- (3) 問(1)で定義した表面ポテンシャルが $2\phi_B$ に達した時、シリコンの酸化膜界面近傍には大量の伝導電子が誘起され、強反転状態が実現されることが知られている。この強反転状態を実現するために必要なゲート電圧（しきい値電圧） $V_{th}$ を式で表せ。
- (4) 強反転が実現した時のMOS構造のエネルギーバンド図を示せ。この時、図中に空乏層の位置、ゲート電極のフェルミレベルの位置、シリコン中のフェルミレベルの位置の概略を示せ。

図1のMOS構造を用いて、図2に示す形状をもつnチャネルMOS電界効果トランジスタを構成する。ここでトランジスタは、半径 $a$ の円形形状をもつソース領域と、内半径が $b$ の円であるリング状ドレイン領域と、内半径 $a$ 、外半径 $b$ のリング状ゲート電極から構成されている。ゲート電極にしきい値電圧 $V_{th}$ よりも高い電圧 $V_G$ を印加し、またソース領域を接地して、ドレイン領域に $(V_G - V_{th})$ の値と比べて十分低い電圧 $V_D$ を印加する。シリコン基板中に形成される反転層中の電子の移動度を $\mu$ 、単位面積あたりのゲート容量を $C_{ox}(=\epsilon_{ox}/T_{ox})$ とし、シリコン基板の深さ方向を $z$ 軸にとる。ここで、反転層の厚さはソース領域やドレイン領域の深さと比べて、十分薄いものとする。以下の問に答えよ。

- (5) ソースの中心から  $r$  の距離、シリコン基板の表面から  $z$  の深さにおける電流密度を  $i(r, z)$ 、反転層中の電子の体積密度を  $n(r, z)$  とする。また、図2にあるように、 $r$  の距離にある点での反転層中の MOS 界面に平行方向の電界を  $E(r)$  ( $z$  によらないと仮定する) としたとき、 $i(r, z)$  と  $E(r)$  の関係を示せ。
- (6) ソースの中心から  $r$  の距離における単位チャネル幅あたりの電流を  $j(r)$  としたとき、問(5)の結果を用いて、 $j(r)$  と  $E(r)$  の関係を示せ。ここで、電流は反転層のみを流れると仮定し、反転層の厚さを  $W$  としたとき、 $q \int_0^W n(r, z) dz = C_{ox}(V_G - V_{th})$  となることを利用してよい。
- (7) ドレインへ流れ込む電流を  $I_D$  としたとき、 $I_D$  を、問(6)で定義した  $j(r)$  の関数として表せ。
- (8) 前問までの結果を用いて、 $I_D$  を  $V_D$  と  $V_G$  の関数として表せ。

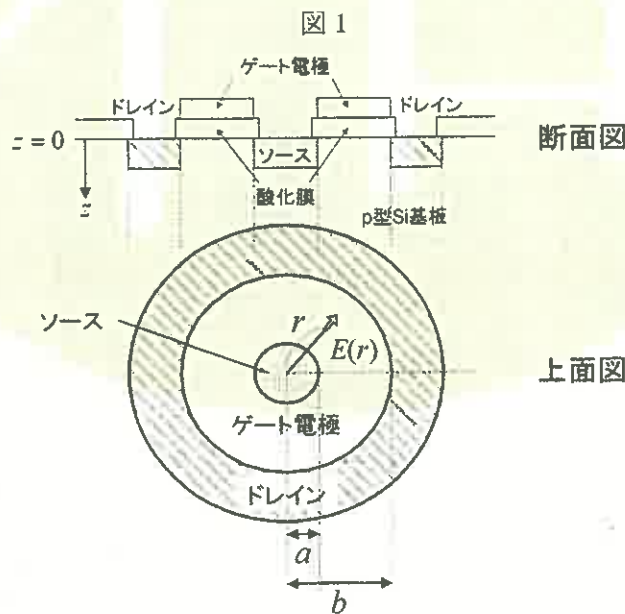
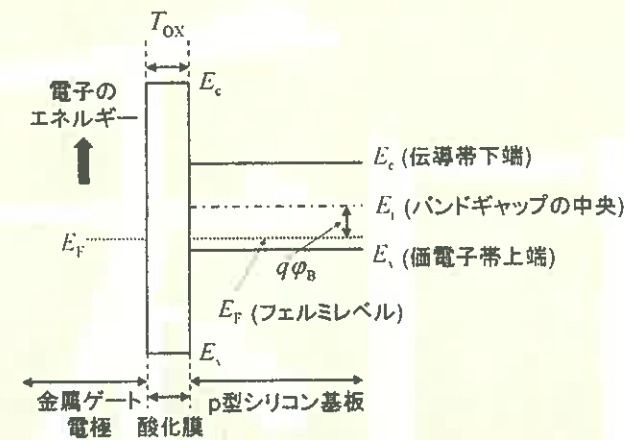


図2

## Problem D

Figure 1 schematically shows an energy band diagram of a MOS (Metal-Oxide-Semiconductor) structure, where a metal gate electrode, a thin oxide film and a p-type Si substrate are connected. We assume, as shown in Fig. 1, that the electric fields at the Si substrate/oxide film interface and inside the oxide are zero (the flat band condition) when the gate electrode and the back surface of the Si substrate are grounded.

Here, the elementary charge is  $q$ , the permittivity of Si is  $\epsilon_{\text{Si}}$ , the permittivity of the oxide is  $\epsilon_{\text{OX}}$ , the thickness of the oxide is  $T_{\text{OX}}$ , and the acceptor concentration in the p-type Si substrate is  $N_{\text{sub}}$ . Also, we assume that the Fermi level of the Si substrate is located at a position which is lower by  $q\phi_B$  from the center of the Si band gap ( $E_i$ ). The effects of free carriers in the depletion layer and any defects including interface states can be ignored. Answer the following questions.

- (1) When a positive gate voltage is applied to the gate electrode, a depletion layer extends from the Si/oxide interface to the Si substrate, and the Si energy band near the Si/oxide interface is bent downward. When the electrostatic potential is defined as zero in a region of the Si substrate sufficiently far from the Si/oxide interface, the potential at the Si/oxide interface is called the surface potential, which is taken as positive when the band is bent downward. Find the expression for the depletion layer thickness when the surface potential is  $\phi_B$ .
- (2) Find the expression for the electric field in the oxide film under the condition of Question (1).
- (3) It is known that, when the surface potential defined in Question (1) reaches  $2\phi_B$ , a large amount of conduction electrons are induced in Si near the Si/oxide interface and the strong inversion condition is realized. Find the expression for the gate voltage needed to realize this strong inversion condition (threshold voltage),  $V_{\text{th}}$ .
- (4) Sketch the energy band diagram of the MOS structure when the strong inversion condition is realized. Here, indicate the depletion layer and the position of the Fermi levels in the gate electrode and the Si substrate in the sketched diagram.

We suppose an n-channel MOS field effect transistor, shown in Fig. 2, by using the MOS structure shown in Fig. 1. Here, this transistor has a circular source region with a radius of  $a$ , a ring-shaped drain region having an inner circle with a radius of  $b$  and a ring-shaped gate electrode whose inner and outer circles have a radius  $a$  and a radius  $b$ , respectively. The gate voltage  $V_G$ , which is higher than the threshold voltage  $V_{\text{th}}$ , is applied to the gate electrode. The source region is connected to the ground. The drain voltage  $V_D$ , which is sufficiently lower than  $(V_G - V_{\text{th}})$ , is applied to the drain region. Here,  $\mu$  is the electron mobility in an inversion layer formed in the Si substrate, and the gate capacitance per unit area is  $C_{\text{OX}} (= \epsilon_{\text{OX}} / T_{\text{OX}})$ . Also, the  $z$  axis is taken as the direction along the depth of the Si substrate. The inversion layer thickness is sufficiently thin in comparison with the depth of the source and drain regions. Answer the following questions.

- (5) The current density at a position of distance  $r$  from the center of the source and of a depth  $z$

from the surface of the Si substrate is denoted as  $i(r, z)$ . Also, the concentration of electrons in the inversion layer per unit volume is denoted as  $n(r, z)$ . As shown in Fig. 2, the electric field in the inversion layer, parallel to the MOS interface, at a position of distance  $r$  is denoted as  $E(r)$ . ( $E(r)$  is assumed to be independent of  $z$ .) Show the relation between  $i(r, z)$  and  $E(r)$ .

- (6) When the current per unit channel width at a position of distance  $r$  from the center of the source is denoted as  $j(r)$ , show the relation between  $j(r)$  and  $E(r)$  by using the answer of Question (5). Here, we can assume that the current is flowing only inside the inversion layer. When the inversion layer thickness is denoted as  $W$ , the relationship

$$q \int_0^W n(r, z) dz = C_{\text{OX}}(V_G - V_{\text{th}}) \text{ can be used.}$$

- (7) When the current flowing into the drain region is denoted as  $I_D$ , express  $I_D$  as a function of  $j(r)$ , defined in Question (6).
- (8) Express  $I_D$  as a function of  $V_D$  and  $V_G$  by using the answers of the above questions.

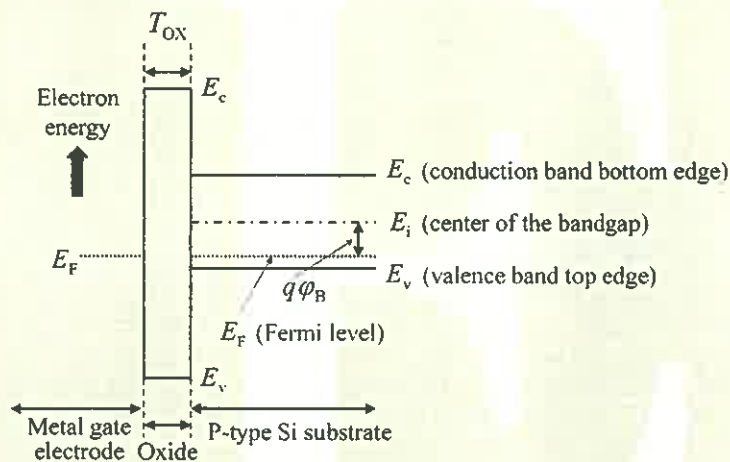


Fig. 1

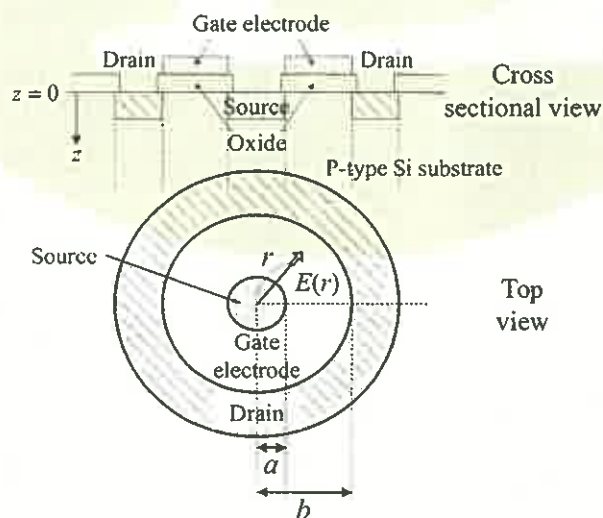


Fig. 2